



(12)发明专利申请

(10)申请公布号 CN 109074779 A

(43)申请公布日 2018.12.21

(21)申请号 201780021908.2

(74)专利代理机构 上海专利商标事务所有限公
司 31100

(22)申请日 2017.01.11

代理人 高见 张欣

(30)优先权数据

15/086,611 2016.03.31 US

(51)Int.Cl.

G09G 3/3233(2016.01)

(85)PCT国际申请进入国家阶段日
2018.09.30

(86)PCT国际申请的申请数据
PCT/US2017/013056 2017.01.11

(87)PCT国际申请的公布数据
W02017/171970 EN 2017.10.05

(71)申请人 英特尔公司
地址 美国加利福尼亚州

(72)发明人 K·阿迈德 P·拉达克里什南
K·帕里克

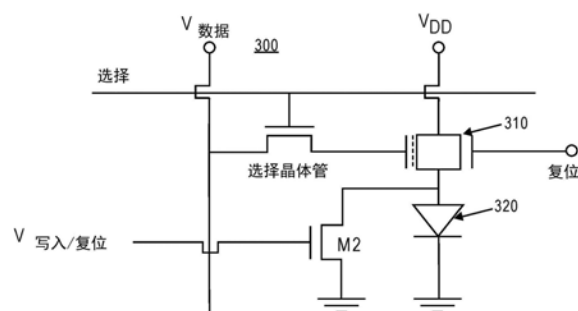
权利要求书2页 说明书5页 附图7页

(54)发明名称

微LED显示器像素架构

(57)摘要

描述了发光二极管(LED)显示器。LED显示器包括多个像素电路,每个像素电路包括LED以及用于调整到LED的电流的非易失性存储器单元。



1. 包括多个像素电路的发光二极管(LED)显示器,每个像素电路包括:
LED;以及
非易失性存储器单元,所述非易失性存储器单元用于调整到所述LED的电流。
2. 如权利要求1所述的LED显示器,其特征在于,通过施加数据电压以改变所述非易失性存储器单元的阈值电压来调整到所述LED的所述电流。
3. 如权利要求2所述的LED显示器,其特征在于,所述像素电路各自进一步包括:
第一薄膜晶体管(TFT),所述第一薄膜晶体管(TFT)被耦合至所述非易失性存储器单元的栅极以施加所述数据电压;以及
第二TFT,所述第二TFT被耦合至所述LED和所述非易失性存储器单元。
4. 如权利要求3所述的LED显示器,其特征在于,在所述非易失性存储器单元处执行的复位脉冲期间,所述第一TFT被去激活并且所述第二TFT被激活。
5. 如权利要求4所述的LED显示器,其特征在于,在所述非易失性存储器单元处执行的写入操作期间,所述第一TFT被激活并且所述第二TFT被激活。
6. 如权利要求5所述的LED显示器,其特征在于,在所述非易失性存储器单元处执行的发射操作期间,所述第一TFT被去激活并且所述第二TFT被去激活。
7. 如权利要求6所述的LED显示器,其特征在于,所述非易失性存储器单元包括非易失性存储器单元晶体管,其中当所述LED在所述发射操作期间被激活时,所述非易失性存储器单元晶体管被激活以允许至所述LED的电流。
8. 如权利要求2所述的LED显示器,其特征在于,所述非易失性存储器单元包括:
顶部栅极;
阻挡氧化物层;
电荷俘获层;
铟镓锌氧化物(IGZO)层;
栅极氧化物层;以及
底部栅极。
9. 如权利要求8所述的LED显示器,其特征在于,所述电荷俘获层包括半导体纳米颗粒。
10. 如权利要求8所述的LED显示器,其特征在于,进一步包括在不形成结的情况下形成的源极与漏极触点。
11. 一种非易失性存储器单元,包括:
顶部栅极;
阻挡氧化物层;
电荷俘获层;
铟镓锌氧化物(IGZO)层;
栅极氧化物层;以及
底部栅极。
12. 如权利要求11所述的非易失性存储器单元,其特征在于,所述电荷俘获层包括半导体纳米颗粒。
13. 如权利要求11所述的非易失性存储器单元,其特征在于,进一步包括在不形成结的情况下形成的源极与漏极触点。

14. 如权利要求11所述的非易失性存储器单元,其特征在于,在写入操作期间,所述底部栅极被偏置来实现电子的累积以在源极与漏极触点之间的所述IGZO层中形成通道,并且其中电子被电荷俘获层俘获。

15. 如权利要求11所述的非易失性存储器单元,其特征在于,所述电子被所述电荷俘获层俘获,其中所俘获电子使所述底部栅极的阈值电压偏移。

16. 如权利要求11所述的非易失性存储器单元,其特征在于,对所述顶部栅极的偏置加速了对所述非易失性存储器单元的编程。

17. 如权利要求11所述的非易失性存储器单元,其特征在于,在擦除操作期间,所述底部栅极被偏置以实现所述IGZO层中的电子的耗尽。

18. 如权利要求17所述的非易失性存储器单元,其特征在于,对所述顶部栅极的偏置加速了所述电子的耗尽。

19. 如权利要求14所述的非易失性存储器单元,其特征在于,在读取操作期间,来自漏极触点的电流被检测到。

20. 一种移动计算设备,包括:

处理器;

存储器设备;以及

具有多个像素电路的发光二极管(LED)显示器,每个像素电路包括:

LED;以及

非易失性存储器单元,所述非易失性存储器单元用于调整到所述LED的电流。

21. 如权利要求20所述的移动计算设备,其特征在于,通过施加数据电压以改变所述非易失性存储器单元的阈值电压来调整到所述LED的所述电流。

22. 如权利要求21所述的移动计算设备,其特征在于,所述像素电路各自进一步包括:

第一薄膜晶体管(TFT),所述第一薄膜晶体管(TFT)被耦合至所述非易失性存储器单元的栅极以施加所述数据电压;以及

第二TFT,所述第二TFT被耦合至所述LED和所述非易失性存储器单元。

23. 如权利要求22所述的移动计算设备,其特征在于,在所述非易失性存储器单元处执行的复位脉冲期间,所述第一TFT被去激活并且所述第二TFT被激活。

24. 如权利要求23所述的移动计算设备,其特征在于,在所述非易失性存储器单元处执行的写入操作期间,所述第一TFT被激活并且所述第二TFT被激活。

25. 如权利要求24所述的移动计算设备,其特征在于,在所述非易失性存储器单元处执行的发射操作期间,所述第一TFT被去激活并且所述第二TFT被去激活。

微LED显示器像素架构

技术领域

[0001] 本文所描述的实施例一般涉及计算机系统。更具体地,实施例涉及计算机系统显示设备。

背景技术

[0002] 有源矩阵有机发光二极管 (AMOLED) 显示器已被开发用于器具 (如,电视等) 上的各种计算显示器和设备,包括笔记本电脑、台式计算机、平板计算设备、移动电话 (例如,智能电话) 汽车舱内显示器。AMOLED显示器一般包括像素阵列 (其中每个像素限定有源像素区域) 以及用于驱动有源像素区域的相关联像素电路。

[0003] 用于AMOLED的常规显示像素一般具有两个薄膜晶体管 (“TFT”)、存储电容器和有机发光二极管 (“OLED”)。两个TFT包括开关TFT和驱动器TFT。在操作期间,开关TFT接通,从而导致数据信号被传播至存储节点。此动作对存储电容器充电并设置驱动器TFT的栅极电压。随后驱动器TFT将数据信号转换成电流。因此,驱动器TFT的输出电流决定OLED的结果亮度。常规像素使用存储电容器来保持像素中的电荷。然而,存储在电容器中的电荷不断泄漏,并且因此需要刷新周期来维持静态图像。此类刷新周期增加了显示系统的功耗。

[0004] 此外,由于OLED是其明亮度 (luminance) 由通过的电流确定的电流驱动器件,因此提供至OLED面板的不同像素的电流之间的均匀性对于向实现电流模式AMOLED的面板提供高质量图像是至关重要的。

附图说明

[0005] 各实施例作为示例而非限制在所附附图的各图中示出,在附图中,相似的参考编号指代相似的元素。

[0006] 图1例示出计算系统的一个实施例。

[0007] 图2例示出常规AMOLED像素电路的示意图。

[0008] 图3例示出AMOLED像素电路的一个实施例的示意图。

[0009] 图4A和4B例示出存储器单元的能带图的一个实施例的示意图。

[0010] 图5A-5E例示出存储器单元的性能模拟。

具体实施方式

[0011] 下文描述用于微LED显示器的像素架构。在描述中,可能阐述了众多特定细节以提供对本发明的更透彻理解,众多特定的细节诸如部件和系统配置。在其他实例中,没有详细示出一些公知的结构、电路等,以避免不必要地使本发明模糊。

[0012] 图1例示出移动设备100的一个实施例的框图。移动设备100可包括但不限于膝上型计算机、笔记本、手持式计算机、手持式外壳、便携式电子设备、移动因特网设备 (MID)、桌子、平板和/或个人数字助理。然而,诸实施例不限于该示例。如图1的所例示实施例中示出的,移动设备100可包括处理器110、存储器单元120和屏幕130。

[0013] 处理器110可被实现为任何处理器,诸如复杂指令集计算机(CISC)微处理器、精简指令集计算(RISC)微处理器、超长指令字(VLIW)微处理器、实现指令集组合的处理器或其它处理器设备。在一个实施例中,处理器110可被实现为通用处理器,诸如由美国加州圣克拉拉市的Intel(英特尔)®公司制造的处理器。处理器110可被实现为专用处理器,诸如控制器、微控制器、嵌入式处理器、数字信号处理器(DSP)、网络处理器、介质处理器、输入/输出(I/O)处理器等。实施例不限于此上下文。

[0014] 存储器单元120可包括能够储存数据的任何机器可读或计算机可读介质,包括易失性和非易失性存储器。例如,存储器120可包括只读存储器(ROM)、随机存取存储器(RAM)、动态RAM(DRAM)、双数据率DRAM(DDR)、同步DRAM(SDRAM)、静态RAM(SRAM)、可编程ROM(PROM)、可擦除可编程ROM(EPROM)、电可擦除可编程ROM(EEPROM)、闪存、诸如铁电聚合物存储器之类的聚合物存储器、奥弗辛斯基(ovonic)存储器、相变或铁电存储器、硅氧化氮氧化硅(SONOS)存储器、磁卡或光卡、或任何其它类型的适于储存信息的介质。值得注意的是,存储器120的某部分或全部可与处理器110包括在同一集成电路上,或者存储器120的某部分或全部可被设置于处理器110的集成电路之外的集成电路或其它介质(例如,硬盘驱动器)上。在实施例中,存储器120可包括用于操作处理器的数据和指令。实施例不限于此上下文。

[0015] 在一个实施例中,屏幕130可提供高亮度和/或高对比度。例如,屏幕可具有2000:1的对比度。在实施例中,屏幕130可具有宽的宽高比,并且可位于移动设备的侧面。在进一步的实施例中,屏幕130可位于移动设备的前侧或主侧。在又一实施例中,屏幕130可延伸到移动设备100的边缘。例如,移动设备100可能不具有将屏幕130连接或接合至移动设备100的边缘的可见物理外圈。

[0016] 根据实施例,屏幕130可包括用户界面显示器和/或触摸屏。用户界面显示器和/或触摸屏可包括图形用户界面。在实施例中,整个屏幕130可包括用户界面显示器和/或触摸屏。在实施例中,仅屏幕130的部分可包括用户界面显示器和/或触摸屏。在进一步的实施例中,具有用户界面显示器的屏幕130可包括一个或多个交互式和非交互式区域。

[0017] 在一个实施例中,屏幕130可包括有机发光二极管(OLED)显示器,诸如AMOLED显示器。然而,在其他实施例中,可实现无机LED。图2例示出AMOLED中使用的常规AMOLED像素电路的示意图。如上所述,开关TFT在操作期间接通,从而导致数据信号被传播至存储节点。此动作对存储电容器充电并设置驱动TFT的栅极电压,该驱动TFT将数据信号转换为电流。因此,驱动TFT的输出电流决定OLED的结果亮度。然而,存储在电容器中的电荷不断泄漏,因此需要刷新周期来维持静态图像。

[0018] 根据一个实施例,屏幕130包括实现消除刷新周期并提供高明亮度均匀性的显示像素的AMOLED显示器。然而,在其他实施例中,屏幕130可实现无机LED。图3例示出AMOLED像素300的示意图的一个实施例。如图3所示,像素300包括选择TFT(M1)、写入/复位TFT(M2)、非易失性存储器(NVM)单元310、以及LED 320。

[0019] 在一个实施例中,通过施加数据电压(V_{DATA} ($V_{数据}$))以对NVM单元310进行编程(例如,改变其阈值电压)来调整LED 320电流。因此,NVM单元310的阈值电压由 V_{DATA} 控制。图4A和4B例示出NVM单元310的能带图的一个实施例的示意图。在一个实施例中,NVM单元310包括产生有效编程/擦除操作的双栅极结构。图4A例示出NVM单元310的诸层,其包括顶部控制栅极460、电荷俘获层440(例如, Si_3N_4 、金属或半导体纳米颗粒)、以及位于之间的阻挡氧化

物层450。在替代实施例中,电荷俘获层440可包括其他层(例如,氧化铪(HfO_2))。

[0020] 另外,NVM单元310包括薄膜铟镓锌氧化物(IGZO)(或 Sn-Ga-Zn-O 、 Ga-Zn-O-N)通道层430、栅极绝缘体(例如,二氧化硅(SiO_2)或氮化硅(Si_3N_4))427、以及位于缓冲氧化物420和衬底410上方的底部金属栅极425。在一个实施例中,诸如在制造用于显示器应用的IGZO薄膜晶体管(TFT)时形成源极与漏极触点480而不形成结。使用金属或半导体纳米颗粒(NP)作为NVM单元310中的电荷俘获层是有利的,因为它们使得电荷俘获层是不连续且隔离的。因此,有效地防止或减少了在常规非易失性存储器设备中使用连续浮动栅极所引起的问题。图4B例示出NVM单元310的另一视图。

[0021] 在一个实施例中,NVM单元310可执行写入、擦除和读取操作。在写入操作期间,底部栅极425被偏置,使得累积电子将在源极与漏极之间形成通道。结果,电子被电荷俘获层440俘获。归因于所俘获电子的负电荷使底部栅极控制晶体管的阈值电压偏移一数量,该数量取决于电荷密度、栅极氧化物厚度和通道厚度。对顶部控制栅极460的偏置可被用于加速编程。

[0022] 在擦除操作期间,底部栅极425被偏置,使得IGZO通道层430耗尽,并且电荷俘获层中的电子被去俘获(de-trapped)。对顶部控制栅极460的偏置加速电子从电荷俘获层440的去俘获。负偏置/脉冲被施加至控制栅极460。在读取操作期间,当顶部控制栅极460浮动时,在低电压(例如, $V_g=1$)下感测漏极电流。

[0023] 回头参看图3,NVM单元310的阈值电压确定驱动LED 320的电流。在一个实施例中,可用不同的编程信号来控制像素的亮度。在此类实施例中,通过施加数据电压以对NVM单元310进行编程(例如,改变其阈值电压)来调整LED 320电流。因此,NVM单元310的阈值电压由 V_{DATA} 控制。

[0024] 为了提供复位脉冲,NVM单元310的电流和电压与注入到IGZO通道层430中的电荷成正比地偏移。在一个实施例中,晶体管M2被激活(例如,接通)并且 $V_{\text{WRITE}}/\text{RESET}$ ($V_{\text{写入}}/\text{复位}$)= V_{DD} 。结果,通过LED 320的电流=零;选择=0;M1被去激活(例如,断开);且复位= V_{DD} 。

[0025] 在对NVM单元310的写入操作期间,晶体管M2再次接通,且 $V_{\text{WRITE}}/\text{RESET} = V_{\text{DD}}$ 。因此,通过LED 320的电流=零并且选择= V_{DD} 。此外,NVM单元310的控制栅极460= $-V_{\text{DATA}}$,这导致电子进入NVM的通道并从电荷俘获层440被去俘获。NVM单元310的电流-电压(I-V)曲线与值 $-V_{\text{DATA}}$ 成反比地偏移。在发射操作期间, $V_{\text{WRITE}}/\text{RESET} = 0$;M2断开;选择=0;且复位=1(或任何适当的低电压)。这导致NVM单元310晶体管接通并且电流流过LED 320。

[0026] 图5A-5E例示出NVM单元310的性能仿真。图5A例示出“开始(fresh)”和“编程之后”的I-V曲线的仿真。图5B例示出“程序窗口”对栅极氧化物厚度的依赖。对于相同量的俘获电荷,较厚的栅极氧化物厚度导致较大阈值电压偏移。图5C例示出根据电荷俘获层440中的俘获密度的阈值电压偏移的依赖。

[0027] 图5D例示出对于两个不同的通道层厚度:10nm和100nm,编程窗口(阈值电压偏移)对所俘获电荷的依赖。较薄的通道提供改进的线性依赖,这对显示像素中的NVM单元310的模拟操作是重要的。图5E例示出阈值电压偏移(或编程窗口)对栅极氧化物厚度和通道厚度的依赖。

[0028] 对“一个实施例”、“实施例”、“示例实施例”、“各实施例”等的引用指示:如此描述

的(多个)实施例可以包括特定特征、结构或特性,但并非每一个实施例必定包括这些特定的特征、结构或特性。此外,一些实施例可具有针对其他实施例所描述的特征的一些、全部、或不具有任何所述特征。

[0029] 在以下说明书和权利要求书中,可以使用术语“耦合”及其衍生词。“耦合”用于指示两个或更多个元件彼此协作或相互作用,但是它们之间可以具有或可不具有中间物理或电学部件。

[0030] 如权利要求书中所使用的,除非另有说明,否则使用序数形容词“第一”、“第二”、“第三”等来描述公共元件仅指示类似元件的不同实例被提及,并不旨在暗示如此描述的元素必须在给定的序列中,无论是时间、空间、等级或以任何其他方式。

[0031] 以下条款和/或示例涉及进一步实施例或示例。可以在一个或多个实施例中的任何地方使用示例中的细节。可以以各种方式将不同的实施例或示例的各种特征与所包括的一些特征以及被排除的其他特征组合以适应各种不同的应用。示例可以包括主题,诸如:方法;用于执行所述方法的动作的装置;至少一种包括指令的机器可读介质,所述指令当由机器执行时使所述机器执行所述方法的动作;或用于根据本文中所描述的实施例和示例促进混合通信的设备或系统。

[0032] 一些实施例涉及示例1,示例1包括包含多个像素电路的发光二极管(LED)显示器,每个像素电路包括:LED;非易失性存储器单元,该非易失性存储器单元用于调整到LED的电流

[0033] 示例2包括示例1的主题,其中通过施加数据电压以改变非易失性存储器单元的阈值电压来调整到LED的电流。

[0034] 示例3包括示例1和2的主题,其中像素电路各自进一步包括:第一薄膜晶体管(TFT),该第一薄膜晶体管(TFT)被耦合至非易失性存储器单元的栅极以施加数据电压;以及第二TFT,该第二TFT被耦合至LED和非易失性存储器单元

[0035] 示例4包括示例1-3的主题,其中在非易失性存储器单元处执行的复位脉冲期间,第一TFT被去激活并且第二TFT被激活。

[0036] 示例5包括示例1-4的主题,其中在非易失性存储器单元处执行的写入操作期间,第一TFT被激活并且第二TFT被激活。

[0037] 示例6包括示例1-5的主题,其中在非易失性存储器单元处执行的复位脉冲期间,第一TFT被去激活并且第二TFT被去激活。

[0038] 示例7包括示例1-6的主题,其中非易失性存储器单元包括非易失性存储器单元晶体管,其中当LED在发射操作期间被激活时,非易失性存储器单元晶体管被激活以允许至LED的电流。

[0039] 示例8包括示例1-7的主题,其中非易失性存储器单元包括:顶部栅极;阻挡氧化物层;电荷俘获层;铟镓锌氧化物(IGZO)层;栅极氧化物层;以及底部栅极。

[0040] 示例9包括示例1-8的主题,其中电荷俘获层包括半导体纳米颗粒。

[0041] 示例10包括示例1-9的主题,进一步包括在不形成结的情况下形成的源极与漏极触点。

[0042] 一些实施例涉及示例11,一种非易失性存储器单元,包括:顶部栅极;阻挡氧化物层;电荷俘获层;铟镓锌氧化物(IGZO)层;栅极氧化物层;以及底部栅极。

[0043] 示例12包括示例11的主题,其中电荷俘获层包括半导体纳米颗粒。

[0044] 示例13包括示例11和12的主题,进一步包括在不形成结的情况下形成的源极与漏极触点。

[0045] 示例14包括示例11-13的主题,其中在写入操作期间,偏置底部栅极来实现电子的累积以在源极与漏极触点之间的IGZO层中形成通道,并且其中电子被电荷俘获层俘获。

[0046] 示例15包括示例11-14的主题,其中电子被电荷俘获层俘获,其中所俘获电子使底部栅极的阈值电压偏移。

[0047] 示例16包括示例11-15的主题,其中对顶部栅极的偏置加速了对非易失性存储器单元的编程。

[0048] 示例17包括示例11-16的主题,其中在擦除操作期间,偏置底部栅极以实现IGZO层中的电子的耗尽。

[0049] 示例18包括示例11-17的主题,其中对顶部栅极的偏置加速了电子的耗尽。

[0050] 示例19包括示例11-18的主题,其中在读取操作期间,来自漏极触点的电流被检测到。

[0051] 一些实施例涉及示例20,一种移动计算设备,包括处理器、存储器设备和具有多个像素电路的发光二极管(LED)显示器,每个像素电路包括LED以及用于调整到LED的电流的非易失性存储器单元。

[0052] 示例21包括示例20的主题,其中通过施加数据电压以改变非易失性存储器单元的阈值电压来调整到LED的电流。

[0053] 示例22包括示例20和21的主题,其中像素电路各自进一步包括:第一薄膜晶体管(TFT),该第一薄膜晶体管(TFT)被耦合至非易失性存储器单元的栅极以施加数据电压;以及第二TFT,该第二TFT被耦合至LED和非易失性存储器单元

[0054] 示例23包括示例20-22的主题,其中在非易失性存储器单元处执行的复位脉冲期间,第一TFT被去激活并且第二TFT被激活。

[0055] 示例24包括示例20-23的主题,其中在非易失性存储器单元处执行的写入操作期间,第一TFT被去激活并且第二TFT被激活。

[0056] 示例25包括示例20-24的主题,其中在非易失性存储器单元处执行的复位脉冲期间,第一TFT被去激活并且第二TFT被去激活。

[0057] 附图以及前述描述给出了诸实施例的示例。本领域技术人员将理解,所描述的元件中的一个或多个可以合并成单个功能元件。或者,某些元件可以被拆分成多个功能元件。可以将来自一个实施例的元件添加到另一实施例中。例如,本文中所描述的过程的顺序可以改变,并且不限于本文中所描述的方式。此外,任何流程图的动作都不一定以图示的顺序来实现;也不一定需要执行所有这些动作。此外,不依赖于其他动作的那些动作也可以与其他动作并行地执行。各实施例的范围绝非由这些特定示例限制。众多变体(无论是否在说明书中显式地给出)都是可能的,这些变体诸如,结构、尺度以及材料的使用方面的差异。诸实施例的范围至少与由所附权利要求书给出的范围一样广泛。

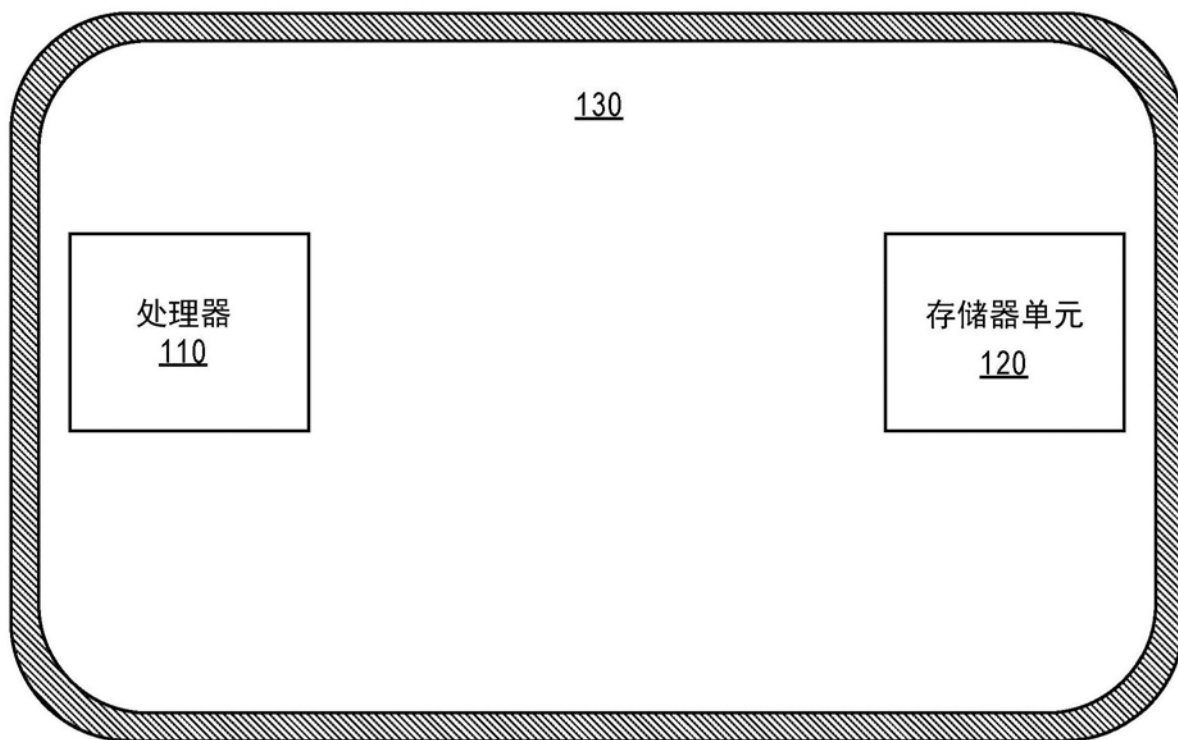
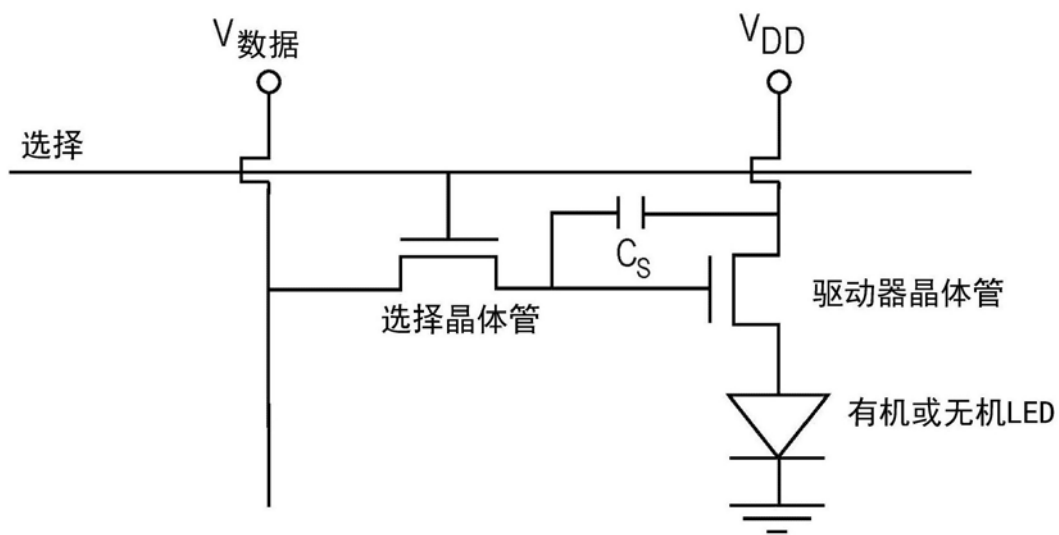


图1



(现有技术)

图2

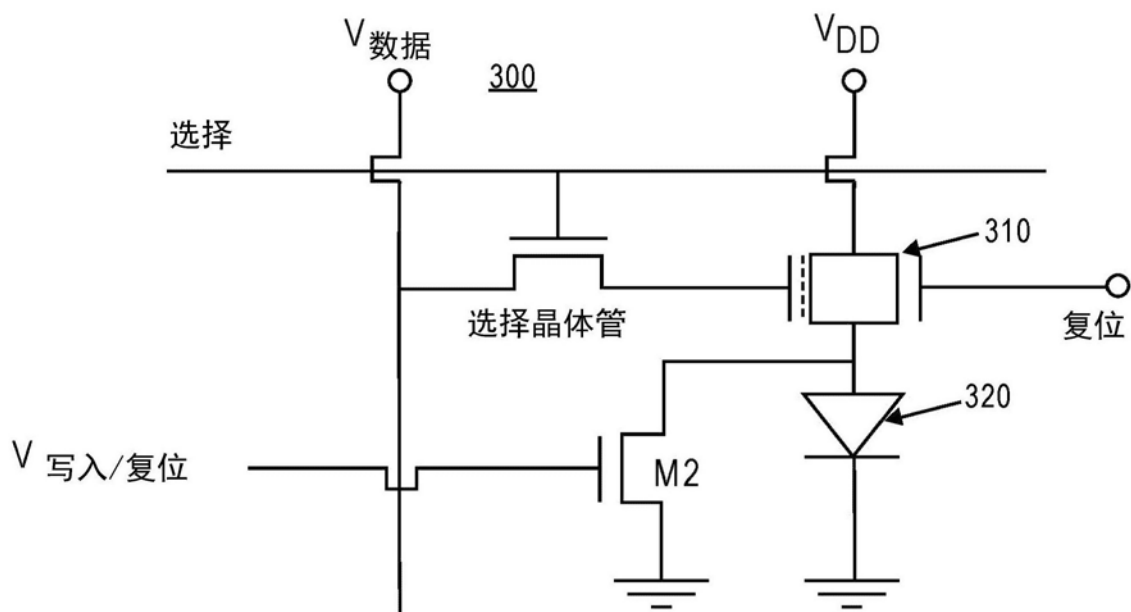


图3

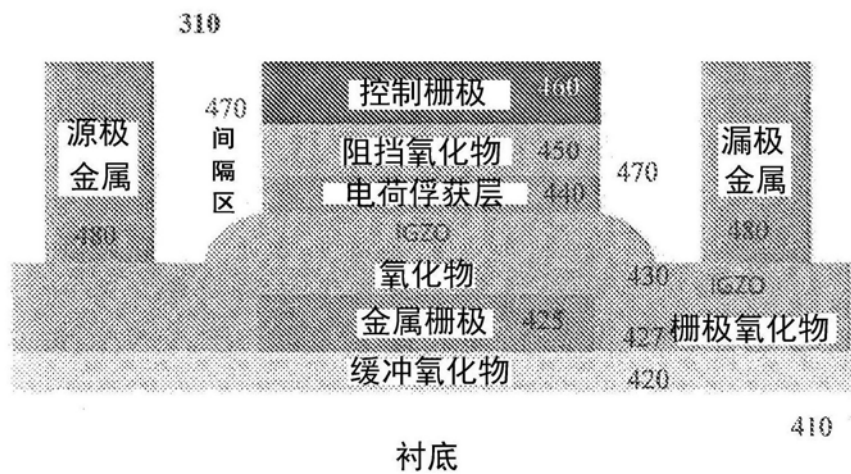


图4A

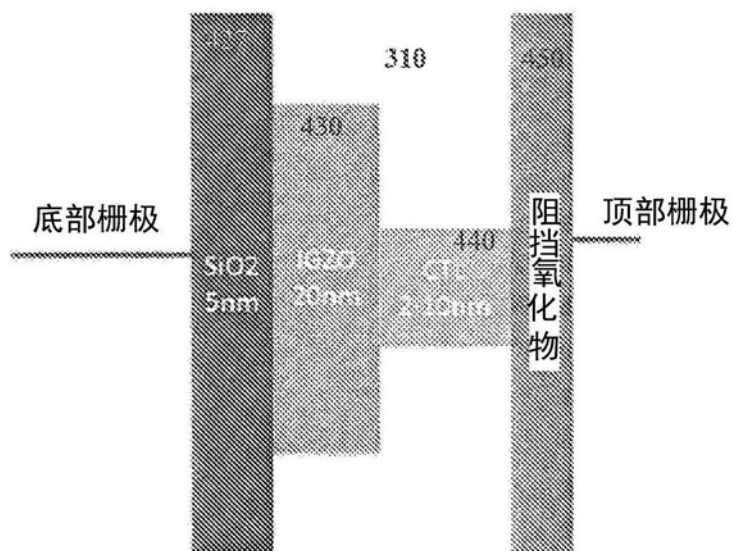


图4B

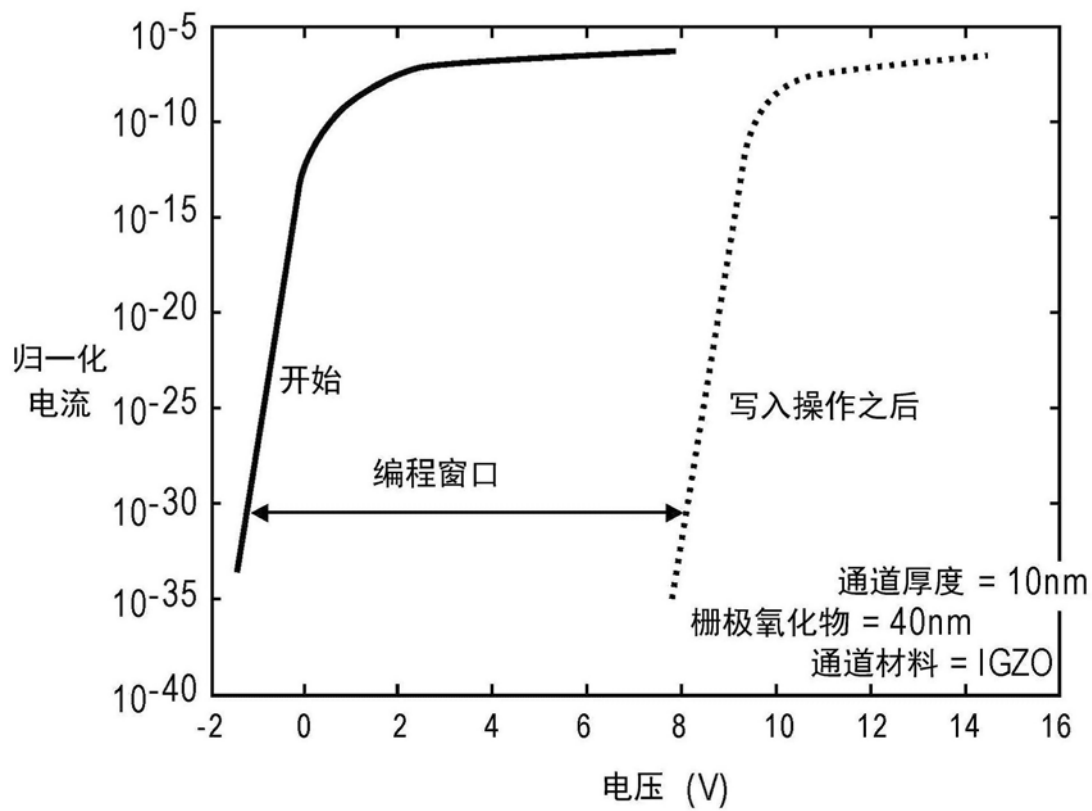


图5A

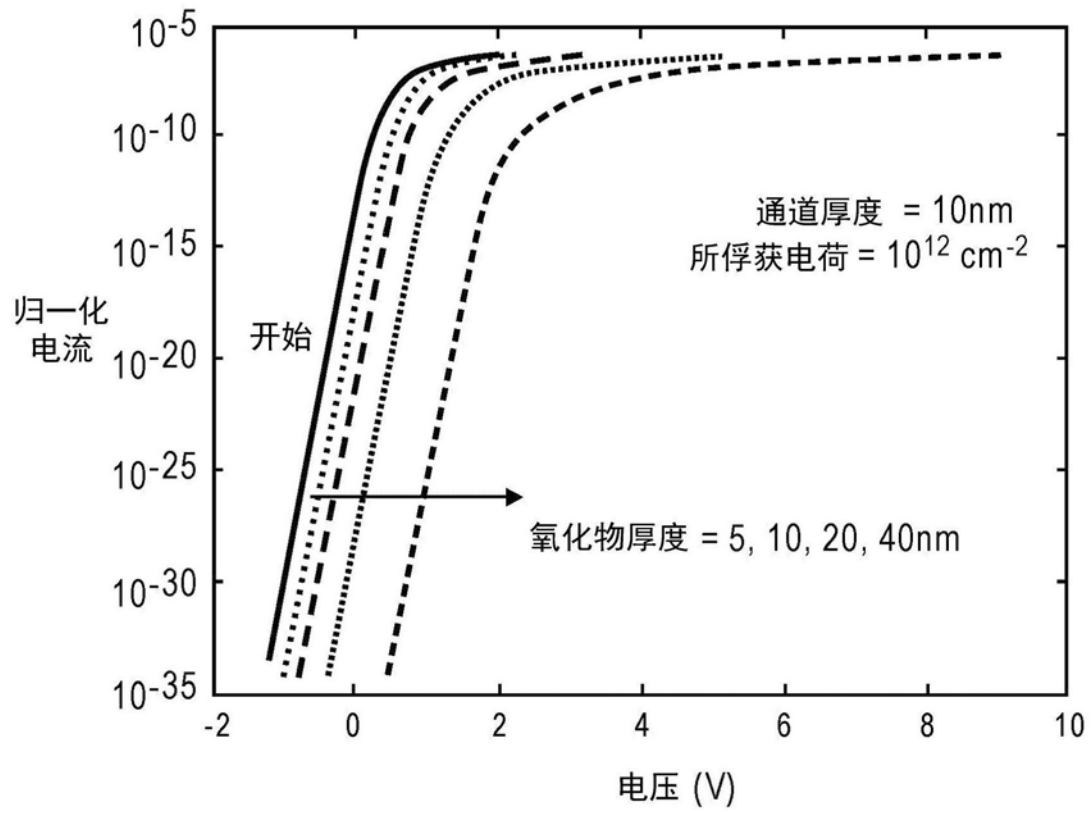


图5B

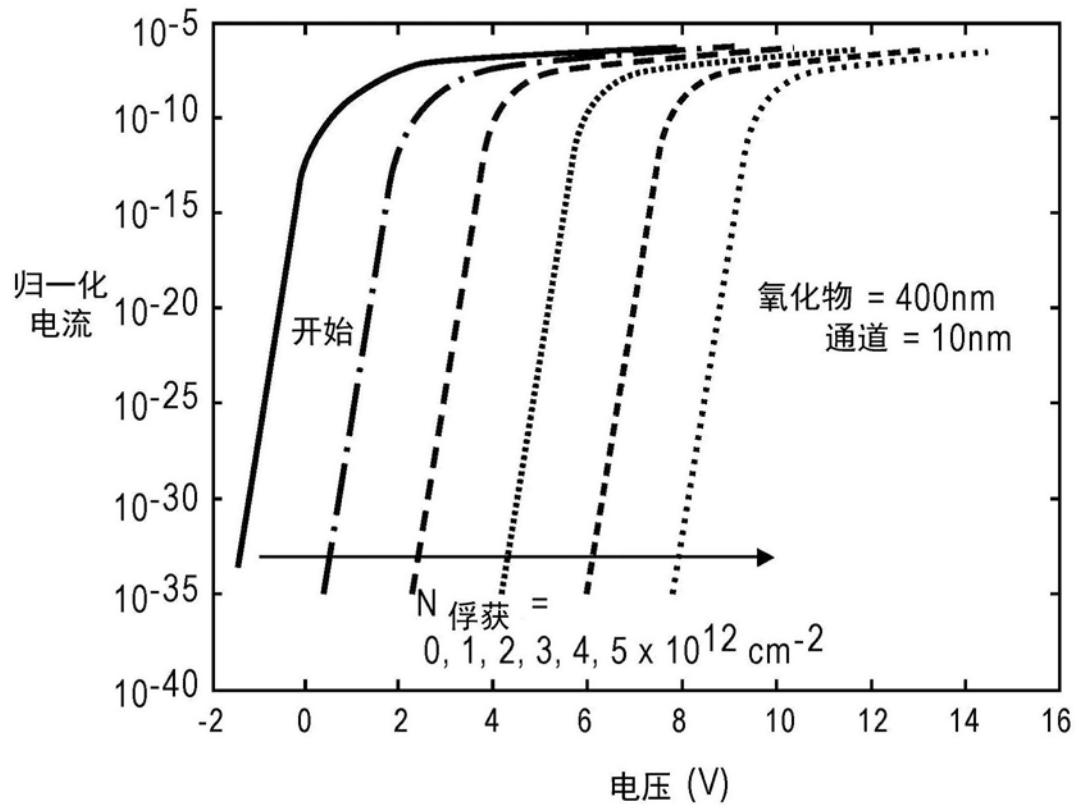


图5C

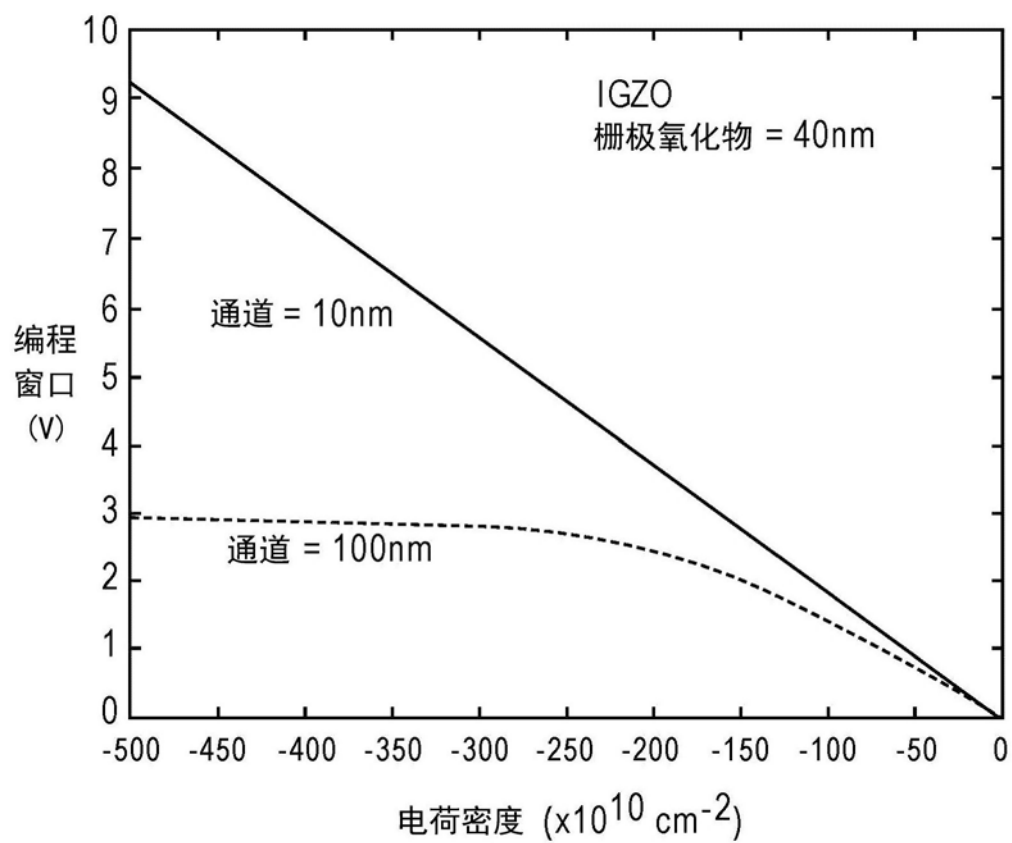


图5D

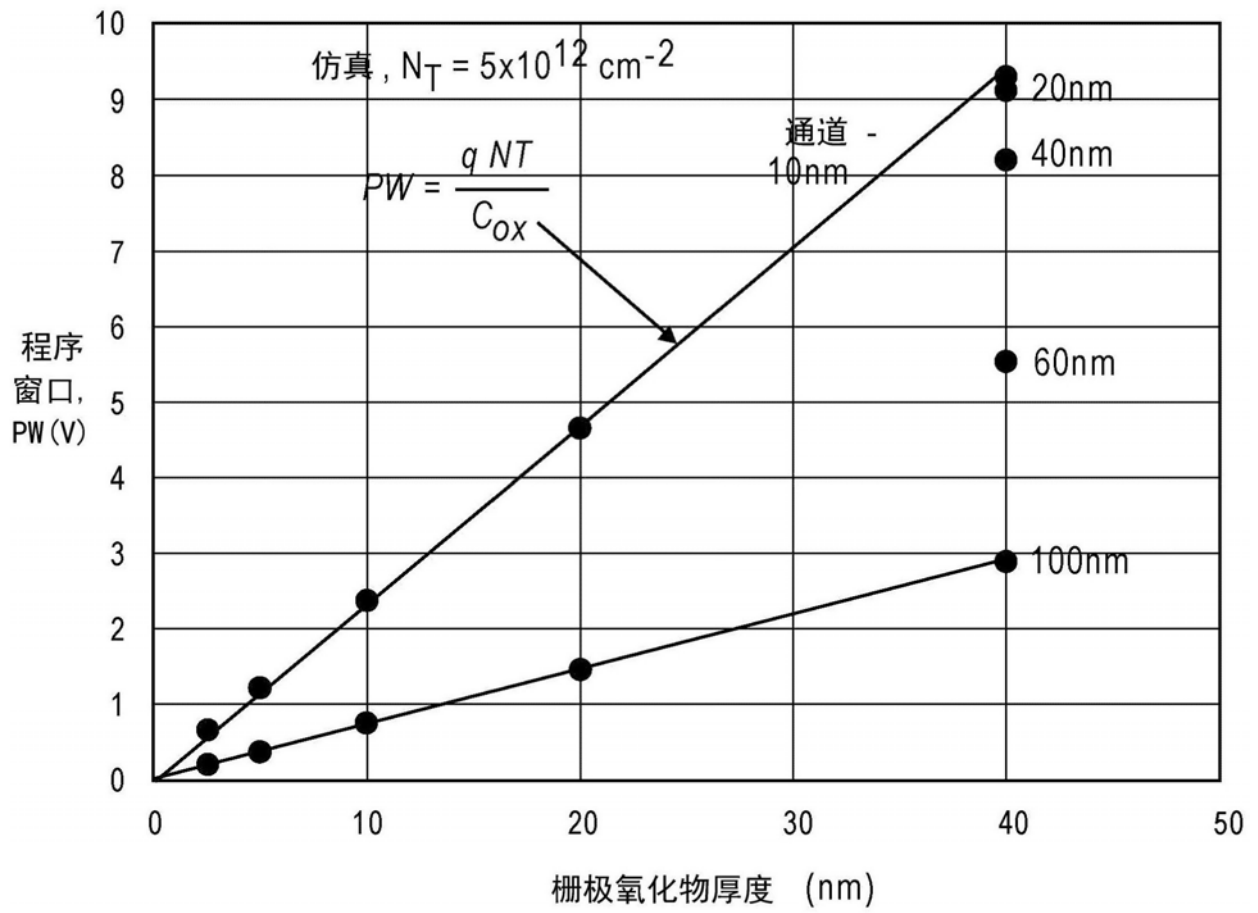


图5E

专利名称(译)	微LED显示器像素架构		
公开(公告)号	CN109074779A	公开(公告)日	2018-12-21
申请号	CN201780021908.2	申请日	2017-01-11
[标]申请(专利权)人(译)	英特尔公司		
申请(专利权)人(译)	英特尔公司		
当前申请(专利权)人(译)	英特尔公司		
[标]发明人	K 阿迈德 P 拉达克里什南 K帕里克		
发明人	K·阿迈德 P·拉达克里什南 K·帕里克		
IPC分类号	G09G3/3233		
代理人(译)	高见 张欣		
优先权	15/086611 2016-03-31 US		
外部链接	Espacenet SIPO		

摘要(译)

描述了发光二极管(LED)显示器。LED显示器包括多个像素电路，每个像素电路包括LED以及用于调整到LED的电流的非易失性存储器单元。

